Trial series Standard CPU card
Users Manual

T5101	(RL78G14 64pin)
T5102	(RL78F14 80pin)
T5103	(RL78G1F 64pin)
T5104	(RL78G1G 32pin)
T5105	(RL78G14 32pin)
T5201	(RX62T 100pin)
T5205	(RX23T 64pin)
T5206	(RX24T 100pin)
T5210	(RX71M 144pin)
T5301	(RX111 64pin)

Index

1. はじめに 6
1.1. はじめに 6
1.2. 適用ユーザー 6
1.3. 注意事項 6
1.4. 警告事項 7
2. CPU カード概要 9
2.1. 特徴 9
2.2. 共通仕様 9
3. DTL 標準 CPU カード仕様 10
3.1. インバータ接続コネクタ (CN-A, CN-B) 10
3.1.1. CN-A コネクタピン定義 10
3.1.2. CN-A コネクタ CPU 毎のピン割り当て 11
3.1.3. CN-B コネクタピン定義 12
3.1.4. CN-B コネクタ CPU 毎のピン割り当て 13
3.2. E1 エミュレータとの接続 14
3.3. CPU 電圧切り替え方法 14
4. T5101 RL78G14 64pin 15
4.1. T5101/T5101A 概要 15
4.2. ICS との接続 15
4.3. 外部接続 16
4.3.1. Inverter connector CNA 16
4.3.2. Inverter connector CNB 17
4.3.3. E1 connector CN5 17
4.3.4. CPU pin connector CN2 18
4.3.5. ICS/UART connector CN1 19
4.3.6. ICS/UART connector CN3 19
4.3.7. ICS/UART connector CN4 19
4.4. T5101 と T5101A との差異 20
4.4.1. T5101 と T5101A との判別方法 20
4.4.2. T5101 と T5101A との差異１ AD コンバータ入力部のフィルター定数 20
4.4.3. T5101 と T5101A との差異２ P137 / INTP0 入力部回路 20
5. T5102 RL78F14 80pin 21
5.1. T5102 概要 21
5.2. ICS との接続 21
5.3. 外部接続 22
5.3.1. Inverter connector CNA 22
5.3.2. Inverter connector CNB 23
5.3.3. E1 connector CN2 23
5.3.4. CPU pin connector CN1 24
5.3.5. ICS/UART connector CN4 25
5.3.6. ICS/UART connector CN5 25
5.3.7. UART/LIN connector CN3 25
5.3.8. CAN connector CN6 25
5.4. T5102 Ver1.0 と T5102 Ver.2.0 との判別方法 26
5.5. T5102 Ver1.0 と T5102 Ver.2.0 との差異 26

6. T5103 RL78G1F 64pin 27
6.1. T5103 概要 27
6.2. ICS との接続 27
6.3. 外部接続 28
6.3.1. Inverter connector CNA 28
6.3.2. Inverter connector CNB 29
6.3.3. E1 connector CN2 29
6.3.4. CPU pin connector CN1 30
6.3.5. ICS/UART connector CN4 30
6.3.6. ICS/UART connector CN6 31
6.3.7. ICS/UART connector CN7 31
6.3.8. ABZ connector CN3 31
6.3.1. UVW connector CN5 31
7. T5104 RL78G1G 32pin 32
7.1. T5104 概要 32
7.2. ICS との接続 32
7.3. 外部接続 33
7.3.1. Inverter connector CNA 33
7.3.2. Inverter connector CNB 34
7.3.3. E1 connector CN1 34
7.3.4. UART connector CN2 35
7.4. T5104 を使用する上での注意事項 35
7.5. T5104 でのデバッグ方法 35
8. T5105 RL78G14 32pin 36
8.1. T5104 概要 36
8.2. ICS＋＋との接続 36
8.3. 外部接続 37
8.3.1. Inverter connector CNA 37
8.3.2. Inverter connector CNB 38
8.3.3. E1 connector CN1 38
8.3.4. UART connector CN2 39
8.4. T5105 を使用する上での注意事項 39
8.5. T5104 と T5105 との差異 39
9. T5201 RX62T 100pin 40
9.1. T5201 / T5201A 概要 40
9.2. ICS との接続 40
9.3. 外部接続 41
9.3.1. Inverter connector CNA 41
9.3.2. Inverter connector CNB 42
9.3.3. E1 connector CN5 42
9.3.4. CPU pin connector CN2 43
9.3.5. ICS/UART connector CN1 44
9.3.6. ICS/UART connector CN3 44
9.3.7. ICS/UART connector CN4 44
9.4. T5201 と T5201A との差異 44
9.4.1. T5201 と T5201A との判別方法 44
9.4.2. T5201 と T5201A との差異 1　AD コンバータ入力部のフィルター定数 45

9.4.3. T5201 と T5201A との差異 2 P70 / POE0# 入力部回路 45
10. T5205 RX23T 64pin 46
10.1. T5205 概要 46
10.2. ICS との接続 46
10.3. 外部接続 47
10.3.1. Inverter connector CNA 47
10.3.2. Inverter connector CNB 48
10.3.3. E1 connector CN1 48
10.3.4. CPU pin connector CN5 49
10.3.5. ICS/UART connector CN2 49
10.3.6. ICS/UART connector CN3 50
10.3.7. ICS/UART connector CN4 50
11. T5206 RX24T 100pin 51
11.1. T5206 概要 51
11.2. ICS との接続 51
11.3. 外部接続 52
11.3.1. Inverter connector CNA 52
11.3.2. Inverter connector CNB 53
11.3.3. E1 connector CN1 53
11.3.4. CPU pin connector CN7 54
11.3.5. ICS/UART connector CN2 55
11.3.6. ICS/UART connector CN3 55
11.3.7. ICS/UART connector CN4 55
11.3.1. ABZ encoder connector CN5 56
11.3.1. Hall encoder connector CN6 56
12. T5210 RX71M 144pin 57
12.1. T5210 概要 57
12.2. ICS との接続 57
12.3. 外部接続 58
12.3.1. Inverter connector CNA 58
12.3.2. Inverter connector CNB 59
12.3.3. E1 connector CN1 60
12.3.4. CPU pin connector CN7 60
12.3.5. ICS/UART connector CN2 59
12.3.6. ICS/UART connector CN3 59
12.3.7. ICS/UART connector CN4 ..... エラー! ブックマークが定義されていません。
12.3.8. ABZ encoder connector CN5 ..... エラー! ブックマークが定義されていません。
12.3.9. Hall encoder connector CN6 ..... エラー! ブックマークが定義されていません。
13. T5301 RX111 64pin 64
13.1. T5301 / T5301A 概要 64
13.2. ICS との接続 64
13.3. 外部接続 65
13.3.1. Inverter connector CNA 65
13.3.2. Inverter connector CNB 66
13.3.3. E1 connector CN5 66
13.3.4. CPU pin connector CN2 67
13.3.5. ICS/UART connector CN1 67

13.3.6. ICS/UART connector CN4 68
13.3.7. ICS/UART connector CN3 68
13.4. T5301 と T5301A との差異 69
13.4.1. T5301 と T5301A との判別方法 69
13.4.2. T5301 と T5301A との差異 1　AD コンバータ入力部のフィルター定数 69
13.4.3. T5301 と T5301A との差異 2　Vot (TEMP) AD 入力回路 70
13.4.4. T5301 と T5301A との差異 3　PB5 / FO 入力部回路 70
13.4.5. T5301 と T5301A との差異 4　水晶発振回路 70
14. 発注情報 71
14.1. 型番一覧 71
15. 改訂履歴 72

1. はじめに

1.1. はじめに

本ユーザーズマニュアルは、Trial series standard CPU card 用です。

この CPU カードは、Trial シリーズ用の CPU カードで Trial シリーズのインバータに組み合わせることが可能となっています。各 CPU カードを選択する際、ご使用になる機能が CPU に存在しているかを確認の上、ご購入していただけるようお願いいたします。

1.2. 適用ユーザー

本 CPU カードは、製品の研究段階や試作段階用の Trial シリーズ用のインバータとして設計されています。

1.3. 注意事項

1. この資料に記載されたすべての情報は、本資料発行時点の物であり、予告なく変更することがあります。弊社製品のご購入およびご使用にあたりましては、必ず最新の資料を参照していただけるようお願いいたします。
2. 本資料に記載された弊社製品、技術情報の仕様に関連し発生した第三者の特許権、著作権、その他の知的財産権の侵害に関し、弊社は一切その責任を負いません。弊社は、本資料によって弊社または第三者の特許権、著作権、その他の知的財産権を許諾するものではありません。
3. 弊社製品の複製等を行わないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、インバータ製品の動作例、応用例を説明するための物です。お客様の機器の設計、実験において、回路、ソフトウェアおよびこれに関連する情報を使用する場合には、お客様の責任において行ってください。これらの仕様に起因して、お客様または、第三者に生じた損害に関し、弊社は一切その責任を負いません。
5. 輸出に際しては、「外国為替および外国貿易法」その他、輸出関連法令を順守し、かかる法令の定めるところにより必要な手続きを行ってください。本資料に記載されている弊社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、その他軍事用途の目的で使用しないでください。また、弊社製品および技術を国内外の法令および規制により製造・使用・販売を禁止されている機器に使用することはできません。
6. 本資料に記載されている情報は、正確を期すために慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りによる損害がお客様に生じた場合においても、弊社は、一切その責任をおいません。
7. 本製品は、実験用として設計されています。特に、交通システム（自動車、電車、船舶）、交通用信号機器、防災・防犯装置、各種安全機器、医療機器、生命維持機器、航空機器、原子力制御機器などに使用なさらないようお願いいたします。
8. 本資料に記載された弊社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他、諸条件につきましては、弊社提案範囲内でご使用ください。
9. 弊社は、弊社製品の品質および信頼性の向上に努めておりますが、ある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品は、耐放射線設計については、行っておりません。弊社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせない様、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全対策およびエージング処理等、機器またはシステムとしての保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造、実験なさる最終の機器・システムとしての安全検証をお願いいたします。

9. 本資料の全部または一部を弊社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。

1.4. 警告事項

危険

・火災の恐れがあります。

インバータが発火、発煙、異音、その他異常を感じた場合には、インバータをすぐに停止してください。その後、インバータへ接続している電源を遮断し、内部の電解コンデンサに残っているエネルギーがなくなっていることを確認してから、負荷などを外してください。

危険

・感電のおそれがあります。

インバータケース内部には、通常時でも４００Ｖ近い高電圧部分があります。運転中はもちろんのこと、運転後でも内部の高圧部に電圧がかかっていることがあります。運転後インバータを破損した場合など、内部に直接さわらないようにしてください。**感電により、死亡または、重傷を負う危険があります。**

危険

・失明のおそれがあります。

インバータには、ケースがありますが、ケースのフタを空けている時にインバータの内部が破裂した場合、内部のコンデンサに含まれる液体、破損した部品などが目に入り、失明する可能性があります。運転中はもちろんのこと、停止後でも、すぐにはケースのフタを開けないようにしてください。また、フタを開ける場合、下の写真のような防護用のゴーグルを着用するようにしてください。

注意

・やけどのおそれがあります。

インバータには、運転中、運転後は場合により１００℃を超えるような高温になる場合があります。触れる場合には、細心の注意をはらうようにしてください。

注意

・ケースの通気口をふさがないようにしてください。
インバータには、内部を冷却するための通気口がありますが、この通気口をふさぐと冷却能力が減り、インバータ破損、発火の原因となります。

注意

・運転中はファンを動作させるようにしてください。
インバータには、内部を冷却するためのファンがありますが、インバータ運転中にファンを運転しないとインバータの温度が上昇し、インバータ破損、発火の原因となります。

注意

・ソフトウェアを作成する場合、過電流、過熱など各種保護ソフトを先に作成してください。
インバータには、ハードウェア単体でインバータを保護する機構がありません。ＣＰＵソフトウェアとＣＰＵの内部機能を利用して保護する設計思想になっています。モータなどを運転するためのアプリケーションソフトを作成する前に、必ず、保護用のソフトウェアを作成するようにしてください。保護が働かない場合、インバータ破損、発火の原因となります。

注意

・高温、高湿度などの環境で動作させないでください。
インバータには、実験用として設計されております。下記のような特別な環境で動作するように設計されていません。本説明書の動作環境からはずれた環境でお使いにならないようにしてださい。故障、発火、破損の原因となります。

・振動・衝撃などがある環境
・腐食性ガス、可燃性ガス、湿度８０％以上の環境
・高温、低温環境

注意

・本製品は、高電圧を取り扱います。高電圧の危険性を認識している方がお使いください。
本製品のシリーズには､参考用の配線材などが同封されている機種がありますが､必ずしも､お客様の用途に合った配線材料とは限りません。かならず用途を確認してお使いください。
配線時には、危険をさけるため、電気を入れない状態で配線してください。
配線時には、濡れた手で扱わないようにしてください。

注意

・本製品の定格は、特定条件下で測定されたものです。
お客様がご使用になる入力電圧、出力電圧、出力電流、負荷条件、運転条件、温度環境などにより､扱うことのできる電力容量が大きく変化します｡インバータが破損しないよう､温度､電流、電圧などを CPU、もしくは外部のセンサーなどで監視、保護するようにしてください。

2. CPU カード概要

2.1. 特徴

・本インバータユニット用 CPU カードは、特に民生用機器の研究・開発用として設計されたものです。
・デスクトップラボ製 Trial シリーズインバータの CPU カードです。
・安価な量産用の回路をベースとした非絶縁構成用として設計
・量産原理試作を考慮して、CPU の空ピンを自由に使用できる回路構成
・量産を考慮した CPU のハードウェア保護を利用した過電流検出回路に対応（CPU 依存）

2.2. 共通仕様

項目	仕様	備考
使用温度範囲	0℃～35℃	
使用湿度範囲	90%以下（結露しないこと）	
外形寸法	79 x56 x20 mm	コネクタ高さ含む
重量	25g 前後	

3. DTL 標準 CPU カード仕様

3.1. インバータ接続コネクタ (CN-A, CN-B)

DTL 標準 CPU カード仕様に準拠しています。DTL 標準 CPU カードのコネクタは、直接インバータに接続されるコネクタ CN-A, CN-B、ICS コネクタ、E1 用コネクタのみが規格化されています。以下に、DTL 標準 CPU カードのピン配列仕様を示します。

3.1.1. CN-A コネクタピン定義

Pin	Dir	STD Pin name	
1	To INV	(/LED1)	LED 制御信号。低電圧インバータ T2001 / T2002 でのみ有効。その他のインバータでは、未接続
2	To INV	(/LED2)	LED 制御信号。低電圧インバータ T2001 / T2002 でのみ有効。その他のインバータでは、未接続
3	To INV	PFCG1	PFC ゲート信号。低電圧インバータでは、LED3 出力
4	To INV	VRL	突入防止回路の制御信号。HIGH でリレー、もしくは、TRIAC が ON となる。
5	To CPU	/FO	過電流検出端子。インバータで過電流が発生すると、この端子が LOW になる。
6	To INV	/INVRES	将来の予約: インバータのエラーを解除する信号 (現在のインバータでは、未使用)
7	To INV	WN	3相 PWM
8	To INV	VN	3相 PWM
9	To INV	UN	3相 PWM
10	To INV	WP	3相 PWM
11	To INV	VP	3相 PWM
12	To INV	UP	3相 PWM
13	To CPU	(/SW1)	スイッチ入力信号。低電圧インバータ T2001 / T2002 でのみ有効。その他のインバータでは未接続
14	To CPU	(/SW2)	スイッチ入力信号。低電圧インバータ T2001 / T2002 でのみ有効。その他のインバータでは未接続
15	To CPU	5V	電源供給端子
16	To CPU	5V	電源供給端子
17	To CPU	GND	電源供給端子
18	To CPU	GND	電源供給端子
19	To CPU	3.3V	電源供給端子
20	To CPU	3.3V	電源供給端子

3.1.2. CN-A コネクタ　CPU 毎のピン割り当て

Pin	T5101 RL78 G14 64pin	T5102 RL78 F14 80pin	T5103 RL78 G1F 64pin	T5104 RL78 G1G 32pin	T5105 RL78 G14 32pin	T5106 RL78 G1F 32pin	T5201 RX62T 100pin	T5204 RX64M 144pin	T5205 RX23T 64pin	T5206 RX24T 100pin	T5210 RX71M 144pin	T5301 RX111 64pin
1	P52	P44	P141	P60	P60	P31	PA2	P82	P00	PA2	P82	P32
2	P53	P47	P140	P61	P61	P74	PA3	PC5	P01	PA1	PC5	PB0
3	P54	P41	P04	-	-	-	PD0	P83	P31	PD7	P83	PA1
4	P55	P42	P55	-	-	-	PB3	PC6	PB4	PB3	PC6	PA0
5	P137	P137	P137	P137	P137	P137	P70	PC4	P70	P70	PC4	PB5
6										P55		
7	P10	P30	P10	P10	P10	P10	P76	P86	P76	P76	P86	P55
8	P11	P16	P11	P11	P11	P11	P75	P87	P75	P75	P87	PB1
9	P14	P120	P14	P14	P14	P14	P74	P23	P74	P74	P23	PB6
10	P12	P17	P12	P12	P12	P12	P73	P17	P73	P73	P17	P54
11	P13	P15	P13	P13	P13	P13	P72	P21	P72	P72	P21	PB3
12	P15	P125	P15	P15	P15	P15	P71	P22	P71	P71	P22	PB7
13	P05	P46	P05	P70	P70	P70	P91	P50	P91	P80	P50	P35
14	P06	P45	P06	P17	P17	P17	P92	P51	P92	P81	P51	P31
15	5V	5V	5V	5V	5V	5V	5V	5V	5V	5V	5V	5V
16	5V	5V	5V	5V	5V	5V	5V	5V	5V	5V	5V	5V
17	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND
18	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND
19	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V
20	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V	3.3V

※注意１

T5104　RL78G1G は､ICS を使用することができません｡RL78G1G のソフトを作成したい場合には､T5105 RL78G14　32pin カードでソフトを作成し、T5105　RL78G1G カードに移植することをおすすめします。

※注意２

T5105　RL78G14　CPU カードは、RL78G1G　のデバッグ用として用意されています。RL78G14 の開発用としては、T5101　RL78G14 カードを選択してください。

3.1.3. CN-B コネクタピン定義

pin	Dir	STD Pin name	
1	To INV	AVCC	インバータのアナログ回路用電源供給端子(CPU ボードが供給電圧を決定)
2	To INV	AVCC	インバータのアナログ回路用電源供給端子(CPU ボードが供給電圧を決定)
3	To CPU	reserve	将来の予約
4	To CPU	reserve	将来の予約
5	To CPU	IU	U 相電流検出信号
6	To CPU	IV	V 相電流検出信号
7	To CPU	IW	W 相電流検出信号
8	To CPU	VPN	DC リンク電圧検出信号
9	To CPU	(Vot)	主回路温度検出端子 (一部のインバータに装備)
10	To CPU	VU	U 相電圧検出信号
11	To CPU	VV	V 相電圧検出信号
12	To CPU	VW	W 相電圧検出信号
13	To CPU	(VAC)	系統電圧検出信号 (一部のインバータに装備)
14	To CPU	(IPFC)	PFC 電流検出信号 (一部のインバータに装備)
15	To CPU	(VR1)	テスト用ボリューム信号 (T2001 / T2002 低電圧インバータに装備)
16	To CPU	reserve	将来の予約
17	To INV	VCCIO	インバータのデジタル回路用電源供給端子(CPU ボードが供給電圧を決定)
18	To INV	VCCIO	インバータのデジタル回路用電源供給端子(CPU ボードが供給電圧を決定)
19	To CPU	GND	GND
20	To CPU	GND	GND

3.1.4. CN-B コネクタ　CPU 毎のピン割り当て

pin	T5101 RL78 G14 64pin	T5102 RL78 F14 80pin	T5103 RL78 G1F 64pin	T5104 RL78 G1G 32pin	T5105 RL78 G14 32pin	T5106 RL78 G1F 32pin	T5201 RX62T 100pin *1	T5204 RX64M 144pin	T5205 RX23T 64pin	T5206 RX24T 100pin	T5210 RX71M 144pin	T5301 RX111 64pin
1	5V	5V	5V	5V	5V	5V	5V	3.3V	5V	5V	3.3V	3.3V
2	5V	5V	5V	5V	5V	5V	5V	3.3V	5V	5V	3.3V	3.3V
3										P42 AN002		
4										P43 AN003		
5	ANI 0	ANI 2	ANI 2	ANI0	ANI0	ANI0	ANI000	AN000	AN000	AN100	AN000	ANI 0
6		ANI 4	-	ANI1	ANI1	ANI1	ANI001	AN001	AN001	AN101	AN001	ANI 1
7	ANI 1	ANI 3	ANI 3	ANI2	ANI2	ANI2	ANI002	AN002	AN002	AN102	AN002	ANI 2
8	ANI 2	ANI 8	ANI4	ANI3	ANI3	ANI3	ANI003	AN003	AN003	AN204	AN003	ANI 3
9	ANI 7	ANI 10	ANI 7	-	-	-	ANI 0	AN103	AN007	AN205	AN103	ANI 4
10	ANI 3	ANI 5	ANI16	ANI17	ANI17	ANI17	ANI101	AN005	AN004	AN201	AN005	ANI 6
11	ANI 4	ANI 6	ANI 0	ANI18	ANI18	ANI18	ANI102	AN006	AN005	AN202	AN006	ANI 8
12	ANI 5	ANI 7	ANI 1	ANI19	ANI19	ANI19	ANI103	AN007	AN006	AN203	AN007	ANI 11
13	ANI 16	ANI 9	ANI 5	-	-	-	ANI 1	AN100	AN016	AN207	AN100	ANI 12
14	ANI 17	ANI 13	ANI18	-	-	-	ANI100	AN004	(AN017)	AN208	AN004	ANI 13
15	ANI 6	ANI 11	ANI 6	ANI10	ANI10	ANI10	ANI 2	AN101	AN017	AN209	AN101	ANI 14
16	ANI 19	ANI 12	ANI17	-	-	-	ANI 3	AN102	-	AN210	AN102	ANI 15
17	5V	5V	5V	5V	5V	5V	5V	3.3V	5V	5V	3.3V	3.3V
18	5V	5V	5V	5V	5V	5V	5V	3.3V	5V	5V	3.3V	3.3V
19	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND
20	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND	GND

3.2. E1 エミュレータとの接続

CPU カードを使用するに当たって、特に E1 エミュレータとの接続には注意してください。

※注意１　インバータ機器は大変危険なため、インバータ通電中は **E1 エミュレータを使用してデバッグすることを推奨しません。また、E1 を接続した状態で、主回路の電源を入れないで下さい。インバータ、E1 エミュレータ、ＰＣ本体が破損します。発火、炎上し、さらには、操作者が感電し、死亡する場合があります。**本インバータシリーズのオプションで販売している ICS++ （ In Circuit Scope ）を使用してデバッグすることを強く推奨します。ICS++はインバータ側と PC 側とを完全に絶縁することができるため、インバータが破損した場合でも PC 側の破損、および、人体の感電を避けることができます。

※注意２　インバータはノイズを発生させるため、インバータ運転時に E1 エミュレータを使用すると、PC と E1 エミュレータとの接続ができなくなる場合があります。この場合、PC からの制御ができなくなるため、注意が必要です。これは、後述の E1 アイソレータを使用しても制御できなくなるケースが多発します。

※注意３　本 Trial シリーズインバータは、主回路と制御回路とが非絶縁であるため、インバータ主回路に電源を入れた状態で、E1 エミュレータを使用しないでください。この状態で PC に触れると感電する恐れがあります。

※注意４　本 Trial シリーズインバータは、主回路と制御回路とが非絶縁です。どうしてもインバータ通電中に E1 エミュレータを使用したい場合には、E1 エミュレータ用のアイソレータを使用してください。
〇RX シリーズ用：
RX シリーズ用 E1 エミュレータ用アイソレータは、ルネサスエレクトロニクス社より『R0E000010ACB10』という型式で販売されています。ただし、耐電圧は、60VDC までの保証です。
〇RL シリーズ用：
RL シリーズ用 E1 エミュレータ用アイソレータは、デスクトップラボ社より、『A1001』という型式で販売されています。耐電圧は、1500VAC です。

※注意５　本 Trial シリーズインバータは、主回路と制御回路とが非絶縁です。インバータが何等かの原因で破損した場合、PC にも高い電圧がかかるケースが考えられます。この場合、PC が破壊し、さらには、感電する場合があるので、インバータ通電中には、E1 エミュレータによって直接インバータを制御することは、避けてください。

3.3. CPU 電圧切り替え方法

CPU には、3.3V, 5V の物がありますが、Trial シリーズのインバータは、CPU の種類に応じてインバータボードの制御用電圧 AVcc, Vio を自動的に切り替える機構が組み込まれています。従って、インバータボード、CPU ボードの双方に設定の必要はありません。

※切り替え方法、
インバータ側の、AD のオフセット電圧を決める AVcc、デジタル I/O の動作電圧を決める Vio は、CPU ボードより供給しています。つまり、5V 版の CPU ボードは、AVcc = 5V, Vio=5V を供給し、3.3V 版の CPU ボードは、AVcc=3.3V, Vio=3.3V を供給することでインバータとの対応を行っています。ただし、今後の CPU については、これ以外の組み合わせで対応する可能性もあります。

4. T5101 RL78G14 64pin

4.1. T5101/T5101A 概要

項目	仕様	備考
CPU 型式	R5F104LEAFP	RL78G14 シリーズ
クロック	32MHz	
Power supply voltage	5V	
ROM size	64kB	
RAM size	5.5kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	DTL 製　A1001	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

4.2. ICS との接続

本ＣＰＵカードと ICS とは、CN1, CN3, CN4 を介して接続を行うことができます。
SCI のポートは、複数のピンに割り当てられているため、本ボードでは、抵抗の実装、非実装で切り替えることが出来るようになっています。デフォルト設定以外のピンで使用する場合には、下記の設定に従って、抵抗を取り外し、実装を行ってください。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN1	SCI1	なし	なし	R16, R17 を実装、 R2, R3 を未実装	出荷時設定
		P02	P03	R16, R17 を取り外し、 R2, R3 を実装,	ICS Lib R5F104Lx Ver.1.5 以降でサポート
CN3	SCI0	P51	P50	R18, R20 を実装、 R19, R21 を未実装	出荷時設定 ICS Lib R5F104Lx Ver.1.5 以降でサポート
		P17	P16	R18, R20 を取り外し、 R19, R21 を実装	ICS Lib R5F104Lx V er.2.0 以降でサポート
CN4	SCI2	P77	P76	R27, R29 を実装、 R26, R28 を未実装	出荷時設定 ICS Lib R5F104Lx Ver.1.5 以降でサポート

※注意事項
ICS のライブラリーバージョン Ver.2.00 未満のライブラリーでは､全てのポートを一つのライブラリーでサポートしておりません。各ライブラリーがご使用になるポートをサポートしているかを確認してください。最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。
http://desktoplab.co.jp

4.3. 外部接続

4.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P52/LED1	
2	P53/LED2	
3	P54 (PFC_G1)	ソフトウェア PFC 用ゲート信号出力
4	P55 (VRL)	突入防止回路制御端子
5	P137 /FO	Inverter fault input
6	NC	
7	WN	3 phase gate signal WN
8	VN	3 phase gate signal VN
9	UN	3 phase gate signal UN
10	WP	3 phase gate signal WP
11	VP	3 phase gate signal VP
12	UP	3 phase gate signal UP
13	P05/ SW1	
14	P06/ SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

4.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	AN0
6	Iv	
7	Iw	AN1
8	Vpn	AN2
9	TEMP (Vot)	AN7
10	UV	AN3
11	VV	AN4
12	VW	AN5
13	VAC	AN16
14	Ipfc	AN17
15	VR1	AN6
16	RSVIN1	AN19
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

4.3.3. E1 connector CN5

このコネクターは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TOOL0	
6	/RESETIN	リセット回路より入力
7	--	
8	VCC	
9	VCC	
10	/RESET	To CPU /RESET
11	--	
12	GND	
13	/RESET	To CPU /RESET
14	GND	

4.3.4. CPU pin connector CN2

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	GND	
4	GND	
5	P130	
6	P04	
7	P01(B)	
8	P00(A)	
9	P141	
10	P140(W)	
11	P43	
12	P42	
13	P41	
14	--	
15	P147	
16	P146	
17	P16	
18	P17	
19	P30	
20	P70	
21	P71	
22	P72	
23	P73	
24	P74	
25	P75	
26	P31	
27	P63	
28	P62	
29	P61	
30	P60	
31	Vio out	
32	Vio out	
33	GND	
34	GND	

4.3.5. ICS/UART connector CN1

TXD1 として P02 が接続可能で、デフォルトで、未接続です。
RXD1 として P03 が接続可能で、デフォルトで、未接続です。
以上の選択は、CPU ボード上の抵抗の実装で選択できるようになっています。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1 out	TXD1
3	RXD1 in	RXD1
4	GND	GND

4.3.6. ICS/UART connector CN3

TXD0 として P51、P17 が選択可能です。デフォルトは P51 です。
RXD0 として P50、P16 が選択可能です。デフォルトは P50 です。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0 out	TXD0
3	RXD0 in	RXD0
4	GND	GND

4.3.7. ICS/UART connector CN4

TXD2 として P77、P13 が選択可能です。デフォルトは P77 です。
RXD2 として P76、P14 が選択可能です。デフォルトは P76 です。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD2 out	TXD2
3	RXD2 in	RXD2
4	GND	GND

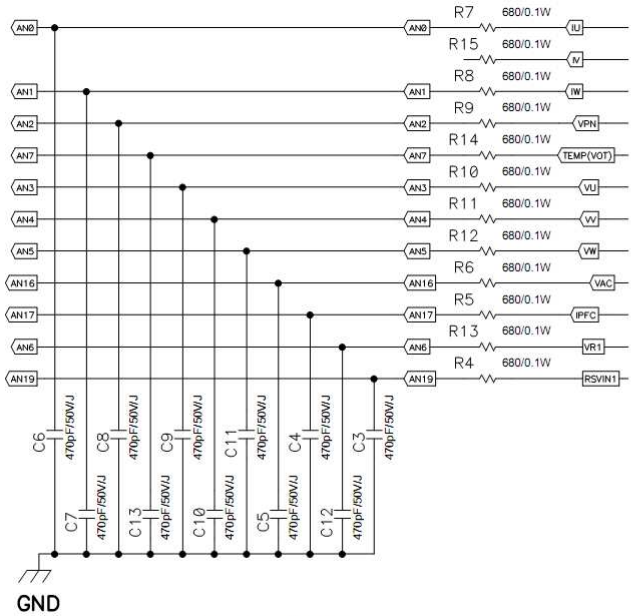
4.4. T5101 と T5101A との差異

4.4.1. T5101 と T5101A との判別方法

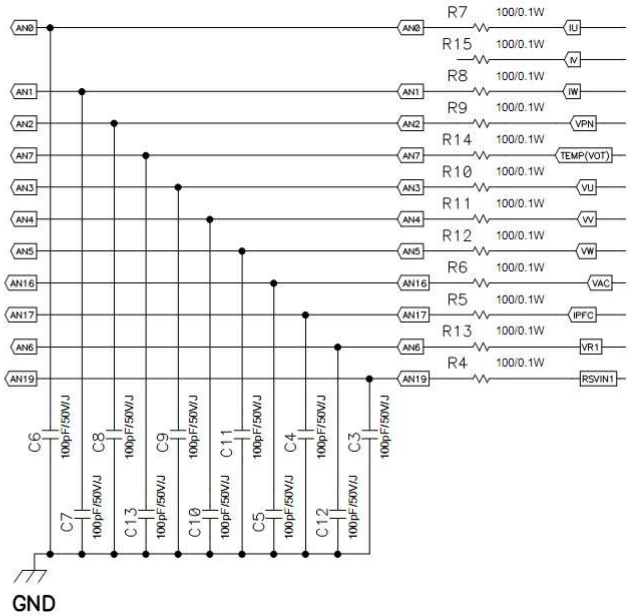
判定方法は、２つあります。
１）ボード上に T5101A とシルクで書かれている物, もしくは、T5101A というシールが張られている物は、T5101A です。それ以外は、T5101 となります。
２）シリアル番号で判別してください。
シリアル番号は、下記のようにシールが添付されています。SN01xxx
このシリアル番号の下から４ケタ目が１の場合には、T5101 です。下４桁目が２の場合には、T5101A です。

4.4.2. T5101 と T5101A との差異１ AD コンバータ入力部のフィルター定数

T5101 と T5101A とでは、一部回路に違いがあります。
T5101 では､AD 入力部のフィルターが 680Ω と 470pF で構成されていますが､T5101A では､100Ω と 100pF で構成されています。電流検出のタイミングなどに影響がある場合があります。



T5101 AD入力回路



T5101A AD入力回路

4.4.3. T5101 と T5101A との差異２ P137 / INTP0 入力部回路

T5101 では、FO / INTP0 入力にフィルターがありませんが、T5101A では、100pF と 100Ω のフィルターが入っています。

5. T5102 RL78F14 80pin

5.1. T5102 概要

項目	仕様	備考
CPU 型式	R5F10PMFK	RL78F14 シリーズ
クロック	32MHz	
Power supply voltage	5V	
ROM size	96kB	
RAM size	8kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	DTL 製　A1001	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

5.2. ICS との接続

本ＣＰＵカードと ICS とは、CN4, CN5 を介して接続を行うことができます。
SCI のポートは、複数のピンに割り当てられているため、本ボードでは、抵抗の実装、非実装で切り替えることが出来るようになっています。デフォルト設定以外のピンで使用する場合には、下記の設定に従って、抵抗を取り外し、実装を行ってください。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN4	SCI0	P62	P61	なし	出荷時設定
CN5	SCI1	P74	P75	R39, R30 を実装、 R41, R32 を未実装	出荷時設定
		P12	P11	R39, R30 を取り外し、 R41, R32 を実装	

※注意事項
最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。
http://desktoplab.co.jp

5.3. 外部接続

5.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P44	
2	P47	
3	P41 (PFC_G1)	ソフトウェア PFC 用ゲート信号出力
4	P42 (VRL)	突入防止回路制御端子
5	P137 /FO	Inverter fault input
6	NC	
7	P30 / WN	3 phase gate signal WN
8	P16 / VN	3 phase gate signal VN
9	P120 / UN	3 phase gate signal UN
10	P17 / WP	3 phase gate signal WP
11	P15 / VP	3 phase gate signal VP
12	P125 / UP	3 phase gate signal UP
13	P46 / SW1	
14	P45 / SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

5.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	AN2
6	Iv	AN4
7	Iw	AN3
8	Vpn	AN8
9	TEMP (Vot)	AN10
10	UV	AN5
11	VV	AN6
12	VW	AN7
13	VAC	AN9
14	Ipfc	AN13
15	VR1	AN11
16	RSVIN1	AN12
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

5.3.3. E1 connector CN2

このコネクタは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TOOL0	
6	/RESETIN	リセット回路より入力
7	--	
8	VCC	
9	VCC	
10	/RESET	To CPU /RESET
11	--	
12	GND	
13	/RESET	To CPU /RESET
14	GND	

5.3.4. CPU pin connector CN1

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	GND	
4	GND	
5	AN14	
6	AN15	
7	P126	
8	P01	
9	P60	
10	P63	
11	P64	
12	P65	
13	P66	
14	P67	
15	P00	
16	P140	
17	P130	
18	P77	
19	P76	
20	P71	
21	P70	
22	P32	
23	P31	
24	P50	
25	P51	
26	P52	
27	Vio	
28	Vio	
29	GND	
30	GND	

5.3.5. ICS/UART connector CN4

TXD0 として P62 がデフォルトで接続されています。
RXD0 として P61 がデフォルトで接続されています。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0 out	TXD0
3	RXD0 in	RXD0
4	GND	GND

5.3.6. ICS/UART connector CN5

TXD1 として P74、P12 が選択可能です。デフォルトは P74 です。
RXD1 として P75、P11 が選択可能です。デフォルトは P75 です。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1 out	TXD1
3	RXD1 in	RXD1
4	GND	GND

5.3.7. UART/LIN connector CN3

LTXD0 として P13、P42 が選択可能です。デフォルトは P13 です。
LRXD0 として P14、P43 が選択可能です。デフォルトは P14 です。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	LTXD0 out	LTXD0
3	LRXD0 in	LRXD0
4	GND	GND

5.3.8. CAN connector CN6

LTXD0 として P10、P72 が選択可能です。デフォルトは P10 です。
LRXD0 として P11、P73 が選択可能です。デフォルトは P11 です。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	CAN	CTRXD
3	GND	GND

5.4. T5102 Ver1.0 と T5102 Ver.2.0 との判別方法

2015 年以降に出荷された物は、全て T5103 Ver.2.0 となっています。
判別方法は、基板上に P05701-D1-009 Ver.2.00 のシルクがあれば、Ver.2.00 です。Ver.1.00 ならば Ver.1.00 となります。

5.5. T5102 Ver1.0 と T5102 Ver.2.0 との差異

回路としての違いは、Ver.1.0 CAN ドライバーがある。Ver.2.0 は、CAN ドライバーがない。という差があります。

6. T5103 RL78G1F 64pin

6.1. T5103 概要

項目	仕様	備考
CPU 型式	R5F11BLEAJFB	RL78G1F シリーズ
クロック	32MHz	
Power supply voltage	5V	
ROM size	64kB	
RAM size	5.5kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	DTL 製　A1001	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

6.2. ICS との接続

本ＣＰＵカードと ICS とは、CN4, CN6, CN7 を介して接続を行うことができます。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN4	SCI0	P17	P16	なし	本モードを使用する場合、ICS ライブラリーの内部で PIOR0 レジスタを変更しています。そのため、他のピン機能も変化するため、ご注意を御願いします。(PIOR01 bit)
CN6	SCI0	P51	P50	なし	使用推奨ポート
CN7	SCI2	P77	P76	なし	本モードを使用する場合、ICS ライブラリーの内部で PIOR0 レジスタを変更しています。そのため、他のピン機能も変化するため、ご注意を御願いします。(PIOR01 bit)

※注意事項
最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。
http://desktoplab.co.jp

6.3. 外部接続

6.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P141	
2	P140	
3	P04 (PFC_G1)	ソフトウェア PFC 用ゲート信号出力
4	P55 (VRL)	突入防止回路制御端子
5	P137 /FO	Inverter fault input
6	NC	
7	P10 / WN	3 phase gate signal WN
8	P11 / VN	3 phase gate signal VN
9	P14 / UN	3 phase gate signal UN
10	P12 / WP	3 phase gate signal WP
11	P13 / VP	3 phase gate signal VP
12	P15 / UP	3 phase gate signal UP
13	P05 / SW1	
14	P06 / SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

6.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	AN2
6	Iv	--
7	Iw	AN3
8	Vpn	AN4
9	TEMP (Vot)	AN7
10	UV	AN16
11	VV	AN0
12	VW	AN1
13	VAC	AN5
14	Ipfc	AN18
15	VR1	AN6
16	RSVIN1	AN17
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

6.3.3. E1 connector CN2

このコネクタは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TOOL0	
6	/RESETIN	リセット回路より入力
7	--	
8	VCC	
9	VCC	
10	/RESET	To CPU /RESET
11	--	
12	GND	
13	/RESET	To CPU /RESET
14	GND	

6.3.4. CPU pin connector CN1

このコネクタは非実装です。

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	GND	
4	GND	
5	P43	
6	P42	
7	P41	
8	NC	
9	NC	
10	NC	
11	NC	
12	NC	
13	P31	
14	P75	
15	P74	
16	P73	
17	P72	
18	P71	
19	P70	
20	P30	
21	P147	
22	P130	
23	VCC	
24	VCC	
25	GND	
26	GND	

6.3.5. ICS/UART connector CN4

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0 out	TXD0　P17
3	RXD0 in	RXD0　P16
4	GND	GND

6.3.6. ICS/UART connector CN6

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0out	TXD0　P51
3	RXD0in	RXD0　P50
4	GND	GND

6.3.7. ICS/UART connector CN7

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD2 out	TXD2　P77
3	RXD2 in	RXD2　P76
4	GND	GND

6.3.8. ABZ　connector CN3

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	GND	GND
3	A input	P00 / TGRCLKA
4	B input	P01 / TGRCLKB
5	Z input	P50 / TRGIOA

※Ｚ入力は、P50 に接続されており、ICS の SCI0-A ピンと重なっています。デフォルトでは、R28 に 0Ω抵抗が接続され、ICS-A (RXD0)として割り当てられています。Z 入力として使用する場合、R28 をはずし、R29 に 0Ω抵抗を実装してください。

6.3.1. UVW　connector CN5

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	GND	GND
3	U input	P52　(INTP1)
4	V input	P53　(INTP2)
5	W input	P54　(INTP3)

7. T5104 RL78G1G 32pin

7.1. T5104 概要

項目	仕様	備考
CPU 型式	R5F11EBAAFP	RL78G1G シリーズ
クロック	24MHz	
Power supply voltage	5V	
ROM size	16kB	
RAM size	1.5kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	DTL 製　A1001	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

7.2. ICS との接続

本ＣＰＵカードと ICS には対応していません。CN2 は、単に UART0 に割り当てられています。

RL78G1G では、ICS を使うことができないため、デバッグが面倒になります。そのため、RL78G1G のほぼ、上位互換機能がある RL78G14 の同一パッケージ品を搭載したボード（T5105 RL78/G14 32pin）版を用意しています。こちらでは、ICS++を使用することが可能となっています。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN2	SCI0	P51	P50	なし	なし

7.3. 外部接続

7.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P60/LED1	
2	P61/LED2	
3	NC	ソフトウェア PFC 用ゲート信号出力
4	NC	突入防止回路制御端子
5	P137 /FO	Inverter fault input
6	NC	
7	P10	3 phase gate signal WN
8	P11	3 phase gate signal VN
9	P14	3 phase gate signal UN
10	P12	3 phase gate signal WP
11	P13	3 phase gate signal VP
12	P15	3 phase gate signal UP
13	P70SW1	
14	P17SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

7.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	ANI0
6	Iv	ANI1
7	Iw	ANI2
8	Vpn	ANI3
9	TEMP (Vot)	--
10	UV	ANI17
11	VV	ANI18
12	VW	ANI19
13	VAC	--
14	Ipfc	--
15	VR1	ANI10
16	RSVIN1	--
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

7.3.3. E1 connector CN1

このコネクターは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TOOL0	
6	/RESETIN	リセット回路より入力
7	--	
8	VCC	
9	VCC	
10	/RESET	To CPU /RESET
11	--	
12	GND	
13	/RESET	To CPU /RESET
14	GND	

7.3.4. UART connector CN2

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0 out	TXD0 / P51
3	RXD0 in	RXD0 / P50
4	GND	GND

7.4. T5104 を使用する上での注意事項

T5104 は、CN-A の　VRL 端子に信号が割り当てられていないため、突入防止の制御ができません。従って、突入防止回路の制御が必要な、**T1102, T1001 では、使用することができません。**
T1003, T2001, T2002B, T2003, T2004, T2005 では、使用可能です。

7.5. T5104 でのデバッグ方法

T5104 は、ICS＋＋の機能がサポートされないため、デバッグが非常に難しくなります。従いまして、デバッグを容易にするために、ピン互換で、上位機能を持つ T5105（ RL78G14 32pin)を使用してデバッグを行い。デバッグが完了した後に、T5104 に移植することで開発時間を短縮することが可能です。

8. T5105 RL78G14 32pin

8.1. T5104 概要

項目	仕様	備考
CPU 型式	R5F104BEAFP	RL78G14 シリーズ
クロック	32MHz	
Power supply voltage	5V	
ROM size	64kB	
RAM size	5.5kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	DTL 製　A1001	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

8.2. ICS＋＋との接続

本ＣＰＵカードと ICS に対応しています。CN2 は、UART1 に割り当てられています。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN2	SCI0	P51	P50	なし	なし

8.3. 外部接続

8.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P60/LED1	
2	P61/LED2	
3	NC	ソフトウェア PFC 用ゲート信号出力
4	NC	突入防止回路制御端子
5	P137 /FO	Inverter fault input
6	NC	
7	P10	3 phase gate signal WN
8	P11	3 phase gate signal VN
9	P14	3 phase gate signal UN
10	P12	3 phase gate signal WP
11	P13	3 phase gate signal VP
12	P15	3 phase gate signal UP
13	P70SW1	
14	P17SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

8.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	ANI0
6	Iv	ANI1
7	Iw	ANI2
8	Vpn	ANI3
9	TEMP (Vot)	--
10	UV	ANI17
11	VV	ANI18
12	VW	ANI19
13	VAC	--
14	Ipfc	--
15	VR1	ANI10
16	RSVIN1	--
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

8.3.3. E1 connector CN1

このコネクターは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TOOL0	
6	/RESETIN	リセット回路より入力
7	--	
8	VCC	
9	VCC	
10	/RESET	To CPU /RESET
11	--	
12	GND	
13	/RESET	To CPU /RESET
14	GND	

8.3.4. UART connector CN2

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0 out	TXD0 / P51
3	RXD0 in	RXD0 / P50
4	GND	GND

8.4. T5105 を使用する上での注意事項

T5105 は、CN-A の　VRL 端子に信号が割り当てられていないため、突入防止の制御ができません。従って、突入防止回路の制御が必要な、**T1102, T1001 では、使用することができません。**
T1003, T2001, T2002B, T2003, T2004, T2005 では、使用可能です。

8.5. T5104 と T5105 との差異

T5104 と T5105 とは、基板が同じです。ピン機能、名称もほとんど同じであり、I/O レジスタもほぼ同一です。RL78G1G をデバッグする際には、当初は T5105 を使用し、デバッグ完了後に T5014 に移植することで開発時間を短縮することが可能です。

9. T5201 RX62T 100pin

9.1. T5201 / T5201A 概要

項目	仕様	備考
CPU 型式	R5F562TAADFP	RX62T シリーズ
クロック	96MHz	
Power supply voltage	5V	
ROM size	256kB	
RAM size	16kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	RENESAS 製 『R0E000010ACB10』	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

9.2. ICS との接続

本ＣＰＵカードと ICS とは、CN1, CN3, CN4 を介して接続を行うことができます。
SCI のポートは、複数のピンに割り当てられているため、本ボードでは、抵抗の実装、非実装で切り替えることが出来るようになっています。デフォルト設定以外のピンで使用する場合には、下記の設定に従って、抵抗を取り外し、実装を行ってください。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN4	SCI0	PB2	PB1		デフォルト ICS Lib RX62T Ver.2.0 でサポート
		なし	なし		
CN3	SCI1	PD3	PD5	R23, R25 を実装、	デフォルト ICS Lib RX62T Ver.2.0 でサポート (E1 と共用しているため、E1 を使用していない時のみ使用可)
		なし	なし		
CN1	SCI2	PB5	PB6	R4, R20 を実装、 R2 R19 を未実装	デフォルト ICS Lib RX62T Ver.2.0 でサポート
		P81	P80	R4, R20 を取り外し、 R2, R19 を実装	ICS Lib RX62T Ver.2.0 でサポート

※注意事項
ICS のライブラリーバージョン Ver.2.00 未満のライブラリーでは、全てのポートを一つのライブラリーでサポートしておりません。各ライブラリーがご使用になるポートをサポートしているかを確認してください。最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。
http://desktoplab.co.jp

9.3. 外部接続

9.3.1. Inverter connector CNA

Pin number	Pin name	function
1	PA2/LED1	
2	PA3/LED2	
3	PD0/GTIOC3B (PFC_G1)	ソフトウェア PFC 用ゲート信号出力
4	PB3 (VRL)	突入防止回路制御端子
5	/FO	Inverter fault input
6	NC	
7	WN	3 phase gate signal WN
8	VN	3 phase gate signal VN
9	UN	3 phase gate signal UN
10	WP	3 phase gate signal WP
11	VP	3 phase gate signal VP
12	UP	3 phase gate signal UP
13	P91/SW1	
14	P92/SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

9.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	AN000
6	Iv	AN001
7	Iw	AN002
8	Vpn	AN003
9	TEMP (Vot)	AN0
10	UV	AN101
11	VV	AN102
12	VW	AN103
13	VAC	AN1
14	Ipfc	AN100
15	VR1	AN2
16	RSVIN1	AN3
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

9.3.3. E1 connector CN5

このコネクタは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	TCK	
2	GND	
3	/TRST	
4	EMLE	
5	TDO	
6		
7	MD1	
8	VCC	
9	TMS	
10	MD0	
11	TDI	
12	GND	
13	/RESET	
14	GND	

9.3.4. CPU pin connector CN2

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	AUX_AIN6	
4	AUX_AIN7	
5	AUX_AIN8	
6	AUX_AIN9	
7	AUX_AIN10	
8	AUX_AIN11	
9	GND	
10	GND	
11	P11	
12	P10	
13	P64	
14	P65	
15	P20	
16	P21	
17	P22	
18	P23	
19	P24	
20	P30	
21	P31	
22	P32/ENC_B	
23	P33/ENC_A	
24	P90	
25	P93	
26	P94	
27	P95	
28	P96	
29	PA0	
30	PA1	
31	PA4	
32	PA5/ENC_Z	
33	PB0	
34	PB4	
35	PD2/GTIOC2B	
36	PB7	
37	Vio out	
38	Vio out	
39	GND	
40	GND	

9.3.5. ICS/UART connector CN1

TXD2 として PB6 と P80 とが接続可能で、デフォルトで、PB6 が接続されています。
RXD2 として PB5 と P81 とが接続可能で、デフォルトで、PB5 が接続されています。
以上の選択は、CPU ボード上の抵抗の実装で選択できるようになっています。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD2 out	TXD2
3	RXD2 in	RXD2
4	GND	GND

9.3.6. ICS/UART connector CN3

TXD1 として PD3、RXD1 として PD5 が接続されていますが、E1 エミュレータ用のピンと共用になっています。使用する場合には、信号が衝突しないように注意してください。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1 out	TXD1
3	RXD1 in	RXD1
4	GND	GND

9.3.7. ICS/UART connector CN4

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0 out	TXD0 (PB2)
3	RXD0 in	RXD0 (PB1)
4	GND	GND

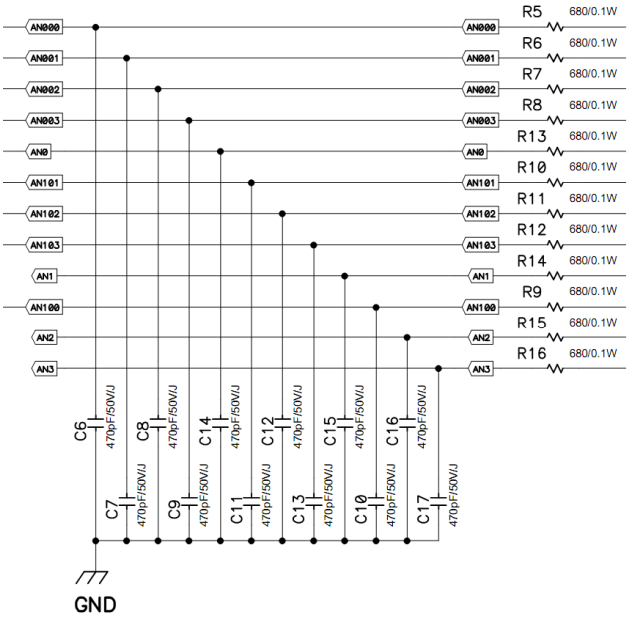
9.4. T5201 と T5201A との差異

9.4.1. T5201 と T5201A との判別方法

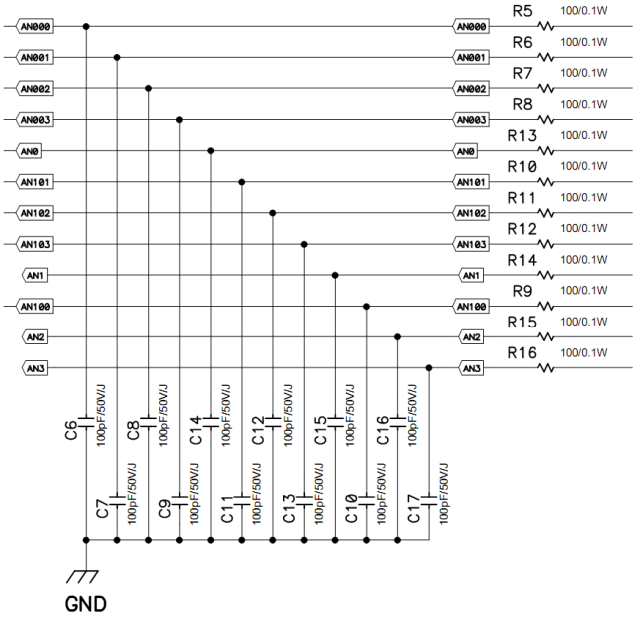
判定方法は、２つあります。
１）ボード上に T5201A とシルクで書かれている物, もしくは、T5201A というシールが張られている物は、T5201A です。それ以外は、T5201 となります。
２）シリアル番号で判別してください。
シリアル番号は、下記のようにシールが添付されています。SN01xxx
このシリアル番号の下から４ケタ目が１の場合には、T5201 です。下４桁目が２の場合には、T5201A です。

9.4.2. T5201 と T5201A との差異 1　AD コンバータ入力部のフィルター定数

T5201 と T5201A とでは、一部回路の違いがあります。
T5201 では、AD 入力部のフィルターが 680Ω と 470pF で構成されていますが、T5201A では、100Ω と 100pF で構成されています。電流検出のタイミングなどに影響がある場合があります。



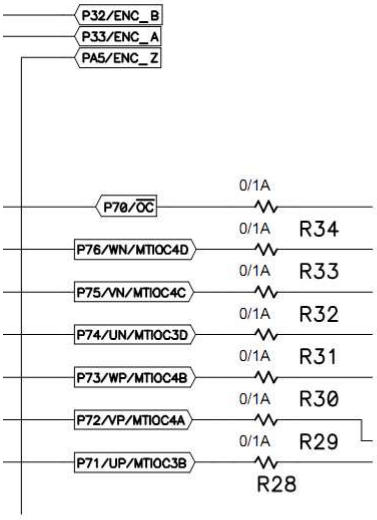
T5201　AD入力部



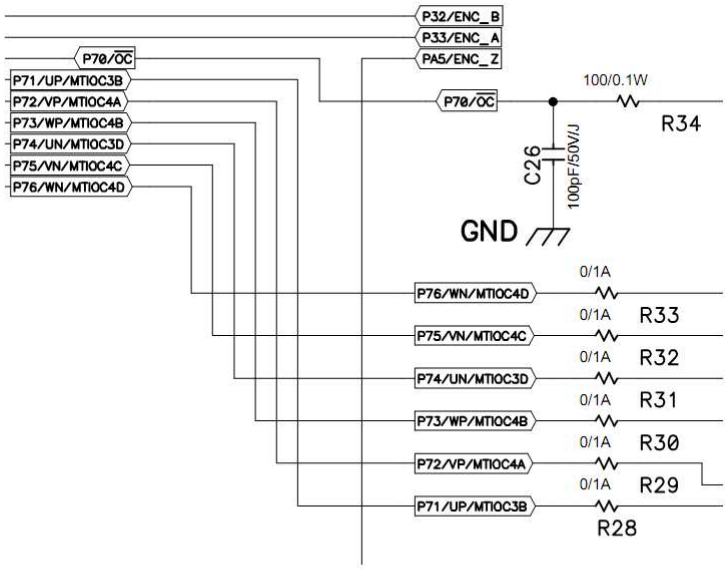
T5201A　AD入力部

9.4.3. T5201 と T5201A との差異 2　P70 / POE0# 入力部回路

T5201 では、POE の入力にフィルターがありませんが、T5201A では、フィルターが入っています。



T5201　POE入力回路



T5201A　POE入力回路

10. T5205 RX23T 64pin

10.1. T5205 概要

項目	仕様	備考
CPU 型式	R5F523T5ADFM	RX23T シリーズ
クロック	32MHz internal / 40MHz ext	
Power supply voltage	5V	
ROM size	128kB	
RAM size	12kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	RENESAS 製 『R0E000010ACB10』	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

10.2. ICS との接続

本ＣＰＵカードと ICS とは、CN2, CN3, CN4 を介して接続を行うことができます。
SCI5-1 と SCI5-2 とは、同時に使用することはできません。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN2	SCI1	PD3	PD5	なし	
CN3	SCI5-1	PB5	PB6	なし	
CN4	SCI5-2	PB2	PB1	なし	

※注意事項
　最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。
http://desktoplab.co.jp

10.3. 外部接続

10.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P00/LED1	
2	P01/LED2	
3	P31/PFC_G1	ソフトウェア PFC 用ゲート信号出力
4	PB4 (VRL)	突入防止回路制御端子
5	P70 / /FO	Inverter fault input
6	NC	
7	WN	3 phase gate signal WN
8	VN	3 phase gate signal VN
9	UN	3 phase gate signal UN
10	WP	3 phase gate signal WP
11	VP	3 phase gate signal VP
12	UP	3 phase gate signal UP
13	P91/SW1	
14	P92/SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

10.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	NC	
4	NC	
5	Iu	AN000
6	Iv	AN001
7	Iw	AN002
8	Vpn	AN003
9	TEMP (Vot)	AN007
10	UV	AN004
11	VV	AN005
12	VW	AN006
13	VAC	AN016
14	Ipfc	(AN017)
15	VR1	AN017
16	RSVIN1	
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

10.3.3. E1 connector CN1

このコネクタは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TXD1	
6	--	
7	FINED	
8	VCC	
9	--	
10	--	
11	RXD1	
12	GND	
13	/RESET	
14	GND	

10.3.4. CPU pin connector CN5

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	GND	
4	GND	
5	P22	
6	P23	
7	P24	
8	P30	
9	PA4	
10	P02	
11	P93	
12	P94	
13	PA2	
14	PA3	
15	PB0	
16	PB3	
17	PB7	
18	PD4	
19	PD6	
20	PD7	
21	PE2	
22	--	
23	Vio out	
24	Vio out	
25	GND	
26	GND	

10.3.5. ICS/UART connector CN2

TXD1, RXD1 は、E1 のコネクタにもでています。信号が衝突しないよう注意してください。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1	TXD1
3	RXD1	RXD1
4	GND	GND

10.3.6. ICS/UART connector CN3

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD5-1 out	TXD5 (PB6)
3	RXD5-1 in	RXD5 (PB5)
4	GND	GND

10.3.7. ICS/UART connector CN4

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD5-2 out	TXD5 (PB2)
3	RXD5-2 in	RXD5 (PB1)
4	GND	GND

11. T5206 RX24T 100pin

11.1. T5206 概要

項目	仕様	備考
CPU 型式	R5F524TAADFP	RX24T シリーズ
クロック	80MHz	
Power supply voltage	5V	
ROM size	256kB	
RAM size	16kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	RENESAS 製 『R0E000010ACB10』	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

11.2. ICS との接続

本ＣＰＵカードと ICS とは、CN2, CN3, CN4 を介して接続を行うことができます。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN2	SCI1	PD3	PD5	なし	
CN3	SCI5	PB5	PB6	なし	
CN4	SCI6	PB2	PB1	なし	

※注意事項

最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。

http://desktoplab.co.jp

11.3. 外部接続

11.3.1. Inverter connector CNA

Pin number	Pin name	function
1	PA2/LED1	
2	PA1/LED2	
3	PD7/PFC_G1	ソフトウェア PFC 用ゲート信号出力
4	PB3 (VRL)	突入防止回路制御端子
5	P70 / /FO	Inverter fault input
6	P55 /INV_RESET	Inerter error reset
7	WN	3 phase gate signal WN
8	VN	3 phase gate signal VN
9	UN	3 phase gate signal UN
10	WP	3 phase gate signal WP
11	VP	3 phase gate signal VP
12	UP	3 phase gate signal UP
13	P80/SW1	
14	P81/SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

11.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+5V)
2	+AVcc out	Analog power supply from CPU board (+5V)
3	Reserved	AN002
4	Reserved	AN003
5	Iu	AN100
6	Iv	AN101
7	Iw	AN102
8	Vpn	AN204
9	TEMP (Vot)	AN205
10	UV	AN201
11	VV	AN202
12	VW	AN203
13	VAC	AN207
14	Ipfc	AN208
15	VR1	AN209
16	RSVIN1	AN210
17	+Vio out	Digital power supply from CPU board (+5V)
18	+Vio out	Digital power supply from CPU board (+5V)
19	GND	
20	GND	

11.3.3. E1 connector CN1

このコネクタは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	--	
2	GND	
3	--	
4	--	
5	TXD1	
6	--	
7	FINED	
8	VCC	
9	--	
10	--	
11	RXD1	
12	GND	
13	/RESET	
14	GND	

11.3.4. CPU pin connector CN7

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	P60	
4	P55	
5	P50	
6	P47	
7	P43	
8	P42	
9	P41	
10	P40	
11	GND	
12	GND	
13	PE5	
14	P02	
15	P00	
16	P01	
17	PE4	
18	PE3	
19	PE1	
20	PE0	
21	PD6	
22	PD4	
23	PD2	
24	PD1	
25	PD0	
26	PB7	
27	PB4	
28	PB3/VRL	
29	PB0	
30	PA4	
31	PA3	
32	PA0	
33	P95	
34	P94	
35	P93	
36	P92	
37	P91	
38	P90	
39	P31	
40	P30	
41	P24	
42	P23	
43	P22	

44	P21	
45	P20	
46	P82	
47	P81/SW2	
48	P80/SW1	
49	GND	
50	GND	
51	NC	
52	NC	
53	NC	
54	NC	
55	NC	
56	NC	
57	UVCC	
58	UVCC	
59	GND	
60	GND	

11.3.5. ICS/UART connector CN2

TXD1, RXD1 は、E1 のコネクタにもでています。信号が衝突しないよう注意してください。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1	TXD1
3	RXD1	RXD1
4	GND	GND

11.3.6. ICS/UART connector CN3

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD5 out	TXD5 (PB6)
3	RXD5 in	RXD5 (PB5)
4	GND	GND

11.3.7. ICS/UART connector CN4

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD6 out	TXD6(PB2)
3	RXD6 in	RXD6(PB1)
4	GND	GND

11.3.1. ABZ encoder connector CN5

Pin number	Pin name	function
1	+5V	+5V power supply fromCPU board
2	GND	GND
3	A	A P33
4	B	B P32
5	Z	Z PA5

11.3.1. Hall encoder connector CN6

Pin number	Pin name	function
1	+5V	+5V power supply fromCPU board
2	GND	GND
3	HU	P10 IRQ0/HU1
4	HV	P11 IRQ1/HV1
5	HW	P96 IRQ4/HW1

12. T5210 RX71M 144pin

12.1. T5210 概要

項目	仕様	備考
CPU 型式	R5F571MFCDFB	RX71M シリーズ
クロック	240MHz	
Power supply voltage	3.3V	
ROM size	2MB	
RAM size	512kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	RENESAS 製 『R0E000010ACB10』	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

12.2. ICS との接続

本ＣＰＵカードと ICS とは、CN1, CN2, CN10 を介して接続を行うことができます。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN1	SCI0	P32	P33	なし	
CN2	SCI1	P16	P15	なし	
CN10	SCI2	P13	P12	なし	

※注意事項

最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。

http://desktoplab.co.jp

12.3. 外部接続

12.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P82/LED1	
2	PC5/LED2	
3	P83/PFC_G1	ソフトウェア PFC 用ゲート信号出力
4	PC6 (VRL)	突入防止回路制御端子
5	PC4 / /FO	Inverter fault input
6	Reserved	Inerter error reset
7	WN	3 phase gate signal WN
8	VN	3 phase gate signal VN
9	UN	3 phase gate signal UN
10	WP	3 phase gate signal WP
11	VP	3 phase gate signal VP
12	UP	3 phase gate signal UP
13	P50/SW1	
14	P11/SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

12.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (3.3V)
2	+AVcc out	Analog power supply from CPU board (3.3V)
3	Reserved	
4	Reserved	
5	Iu	AN000
6	Iv	AN001
7	Iw	AN002
8	Vpn	AN003
9	TEMP (Vot)	AN103
10	UV	AN005
11	VV	AN006
12	VW	AN007
13	VAC	AN100
14	Ipfc	AN004
15	VR1	AN101
16	RSVIN1	AN102
17	+Vio out	Digital power supply from CPU board (+3.3V)
18	+Vio out	Digital power supply from CPU board (+3.3V)
19	GND	
20	GND	

12.3.1. ICS/UART connector CN1

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD0	TXD0
3	RXD0	RXD0
4	GND	GND

12.3.2. ICS/UART connector CN2

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1	TXD1
3	RXD1	RXD1
4	GND	GND

12.3.3. E1 connector CN3

このコネクタは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	TCK	
2	GND	
3	/TRST	
4	EMLE	
5	TDO	
6		
7	MD/FINED	
8	VCC	
9	TMS	
10	UB/PC7	
11	TDI	
12	GND	
13	/RESET	
14	GND	

12.3.4. CPU pin connector CN4

Pin number	Pin name	function
1	PD4	
2	PD3	
3	PD2	
4	PD1	
5	PD0	
6	P93	
7	P92	
8	P91	
9	P90	
10	P07	

12.3.1. CPU pin connector CN5

Pin number	Pin name	function
1	P05	
2	P03	
3	P02	
4	P01	
5	P00	
6	PF5	
7	PJ5	
8	PJ3	

9	P35	
10	GND	

12.3.1. **CPU pin connector CN6**

Pin number	Pin name	function
1	P25	
2	P24	
3	P20	
4	P14	
5	USB0_DM	
6	USB0_DP	
7	P56	
8	P53	
9	P52	
10	GND	

12.3.1. **CPU pin connector CN7**

Pin number	Pin name	function
1	PE1	
2	PE0	
3	P64	
4	P63	
5	P62	
6	P61	
7	P60	
8	PD7	
9	PD6	
10	PD5	

12.3.1. **CPU pin connector CN8**

Pin number	Pin name	function
1	P81	
2	P80	
3		
4	P77	
5	P76	
6	PC2	
7	P75	
8	P74	
9	UVCC	
10	GND	

12.3.1. CAN connector CN9

Pin number	Pin name	function
1	VCC	+5V power supply fromCPU board
2	CRXD2	
3	CTXD2	
4	GND	GND

12.3.1. ICS/UART connector CN10

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD2	TXD2
3	RXD2	RXD2
4	GND	GND

12.3.1. CAN connector CN11

Pin number	Pin name	function
1	VCC	+5V power supply fromCPU board
2	CRXD1	
3	CTXD1	
4	GND	GND

12.3.1. CPU pin connector CN12

Pin number	Pin name	function
1	PA5	
2	PA4	
3	PA3	
4	PA2	
5	PA1	
6	PA0	
7	P65	
8	PE7	
9	PE6	
10	P70	

12.3.1. CPU pin connector CN13

Pin number	Pin name	function
1	PB2	
2	PB1	
3	P72	
4	P71	
5	PB0	
6	PA7	
7	PA6	
8	UVCC	
9	UVCC	
10	GND	

12.3.1. CPU pin connector CN14

Pin number	Pin name	function
1	PC1	
2	PC0	
3	P73	
4	PB7	
5	PB6	
6	PB5	
7	PB4	
8	PB3	
9	UVCC	
10	GND	

13. T5301 RX111 64pin

13.1. T5301 / T5301A 概要

項目	仕様	備考
CPU 型式	R5F51115ADFM	RX111 シリーズ
クロック	32MHz	
Power supply voltage	5V	
ROM size	128kB	
RAM size	16kB	
対応エミュレータ	E1	
対応エミュレータ アイソレータ	RENESAS 製 『R0E000010ACB10』	**アイソレータがなくても技術的には使用可能ですが、安全の面から使用することを強く推奨します。**

13.2. ICS との接続

本ＣＰＵカードと ICS とは、CN1, CN3, CN4 を介して接続を行うことができます。
SCI のポートは、複数のピンに割り当てられているため、本ボードでは、抵抗の実装、非実装で切り替えることが出来るようになっています。デフォルト設定以外のピンで使用する場合には、下記の設定に従って、抵抗を取り外し、実装を行ってください。

コネクタ	接続 SCI ユニット	TX ピン	RX ピン	設定（抵抗など）	備考
CN4	SCI1	PC7	PC6	R26, R30 を実装	デフォルト ICS Lib RX111 Ver.2.0 でサポート
		P26	P30	R23, R28 を実装	デフォルト ICS Lib RX111 Ver.2.0 でサポート
		P16	P15	R27, R29 を実装	E1 と共用
CN3	SCI5	PA4	PA3	R21, R20 を実装、	デフォルト
		PC2	PC3	R19, R22 を実装	
CN1	SCI12	PE1	PE3	R2, R17 を実装、	デフォルト ICS Lib RX111 Ver.2.0 でサポート
		P14	P17	R1, R3 を実装	ICS Lib RX111 Ver.2.0 でサポート

※注意事項
ICS のライブラリーバージョン Ver.2.00 未満のライブラリーでは、全てのポートを一つのライブラリーでサポートしておりません。各ライブラリーがご使用になるポートをサポートしているかを確認してください。最新のライブラリーやマニュアルは、株式会社デスクトップラボのダウンロードページで、ダウンロードしてください。
http://desktoplab.co.jp

13.3. 外部接続

13.3.1. Inverter connector CNA

Pin number	Pin name	function
1	P32/LED1	
2	PB0/LED2	
3	PA1 (PFC_G1)	ソフトウェア PFC 用ゲート信号出力
4	PA0 (VRL)	突入防止回路制御端子
5	PB5/FO	Inverter fault input
6	NC	
7	WN	3 phase gate signal WN
8	VN	3 phase gate signal VN
9	UN	3 phase gate signal UN
10	WP	3 phase gate signal WP
11	VP	3 phase gate signal VP
12	UP	3 phase gate signal UP
13	P35/SW1	
14	P31/SW2	
15	+5V in	
16	+5V in	
17	GND	
18	GND	
19	+3.3V in	
20	+3.3V in	

13.3.2. Inverter connector CNB

Pin number	Pin name	function
1	+AVcc out	Analog power supply from CPU board (+3.3V)
2	+AVcc out	Analog power supply from CPU board (+3.3V)
3	NC	
4	NC	
5	Iu	AN000
6	Iv	AN001
7	Iw	AN002
8	Vpn	AN003
9	TEMP (Vot)	AN004
10	UV	AN006
11	VV	AN008
12	VW	AN011
13	VAC	AN012
14	Ipfc	AN013
15	VR1	AN014
16	RSVIN1	AN015
17	+Vio out	Digital power supply from CPU board (+3.3V)
18	+Vio out	Digital power supply from CPU board (+3.3V)
19	GND	
20	GND	

13.3.3. E1 connector CN5

このコネクターは、ルネサスエレクトロニクス製の E1 エミュレータ用のコネクタです。標準のケーブルで E1 エミュレータと接続してください。

Pin number	Pin name	function
1	FINEC	
2	GND	
3		
4		
5	TXD1(TDO)	
6		
7	FINED(MD1)	
8	VCC	3.3V
9		
10	UB(MD0)	
11	RXD1(TDI)	
12	GND	
13	/RESET	
14	GND	

13.3.4. CPU pin connector CN2

Pin number	Pin name	function
1	+AVcc	
2	+AVcc	
3	GND	
4	GND	
5	P30/RXD1	
6	P26/TXD1	
7	FINEC / Z / U	
8	P03	
9	P05	
10	PE2/RXD12	
11	PE1/TXD12	
12	PA3/RXD5	
13	PA4/TXD5	
14	PA6	
15	PC2/RXD5	
16	PC3/TXD5	
17	PC4 / A	
18	PC5 / B	
19	PC6 / RXD1	
20	PC7 / TXD1	
21	NC	
22	NC	
23	Vio out	
24	Vio out	
25	GND	
26	GND	

13.3.5. ICS/UART connector CN1

TXD12 として PE1 と P14 とが接続可能で、デフォルトで、PE1 が接続されています。
RXD12 として PE2 が P17 とが接続可能で、デフォルトで、PE2 が接続されています。
以上の選択は、CPU ボード上の抵抗の実装で選択できるようになっています。

Pin number	Pin name	function
1	Vio out	+3.3V power supply fromCPU board
2	TXD12 out	TXD12
3	RXD12 in	RXD12
4	GND	GND

13.3.6. ICS/UART connector CN4

TXD1 として PC7 と P16 とが接続可能で、デフォルトで、PC7 が接続されています。
RXD1 として PC6 が P15 とが接続可能で、デフォルトで、PC6 が接続されています。
以上の選択は、CPU ボード上の抵抗の実装で選択できるようになっています。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD1 out	TXD1
3	RXD1 in	RXD1
4	GND	GND

13.3.7. ICS/UART connector CN3

TXD5 として PA4 と PC3 とが接続可能で、デフォルトで、PA4 が接続されています。
RXD5 として PA3 が PC2 とが接続可能で、デフォルトで、PA3 が接続されています。
以上の選択は、CPU ボード上の抵抗の実装で選択できるようになっています。

Pin number	Pin name	function
1	Vio out	+5V power supply fromCPU board
2	TXD5 out	TXD5
3	RXD5 in	RXD5
4	GND	GND

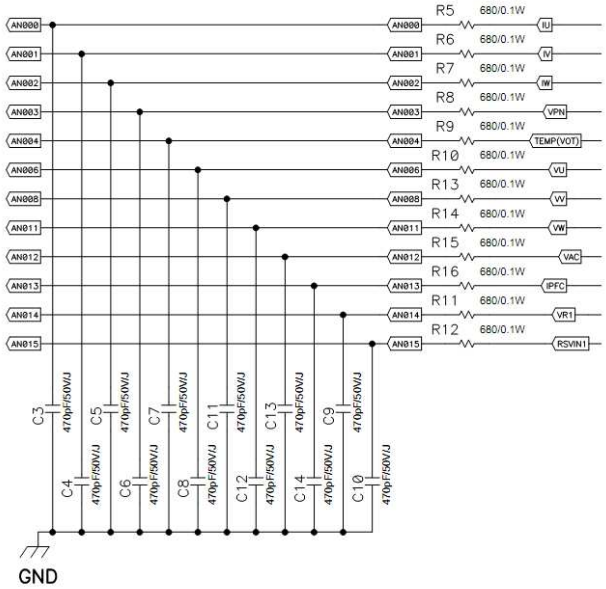
13.4. T5301 と T5301A との差異

13.4.1. T5301 と T5301A との判別方法

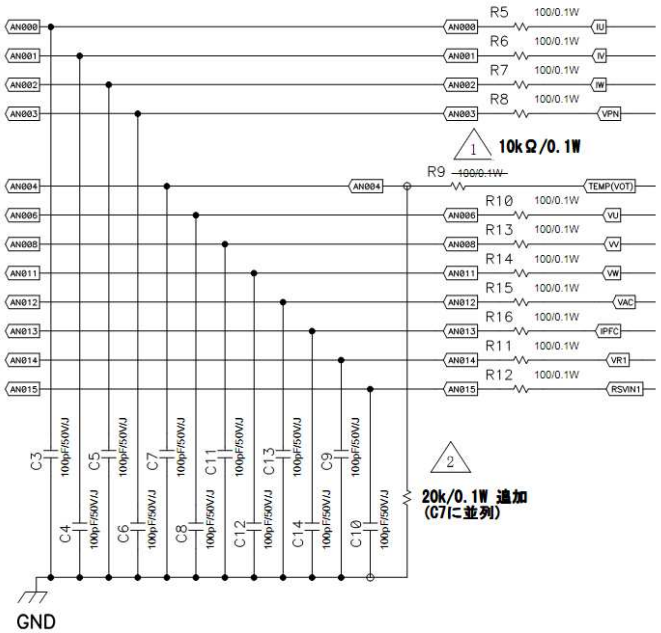
判定方法は、シリアル番号で判別してください。
シリアル番号は、下記のようにシールが添付されています。SN01xxx
このシリアル番号の下から４ケタ目が１の場合には、T5301 です。下４桁目が２の場合には、T5301A です。

13.4.2. T5301 と T5301A との差異１　AD コンバータ入力部のフィルター定数

T5301 と T5301A とでは、回路に一部違いがあります。
T5301 では、AD 入力部のフィルターが 680Ω と 470pF で構成されていますが、T5301A では、100Ω と 100pF で構成されています。電流検出のタイミングなどに影響がある場合があります。



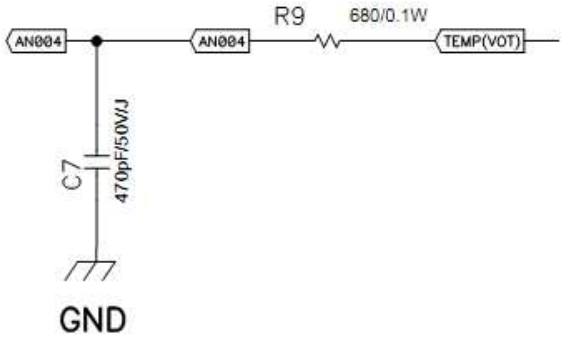
T5301 AD入力回路



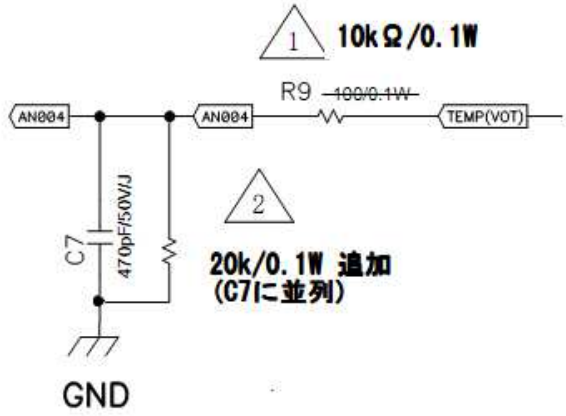
T5301A AD入力回路

13.4.3. T5301 と T5301A との差異 2　Vot (TEMP) AD 入力回路

T5301A では、IPM 温度センサーの入力回路が変更されています。インバータボードからの入力を 2/3 の電圧に分圧して、CPU に入力します。これは、IPM から出力される電圧に 3.3V 以上の電圧がかかる場合があるためです。



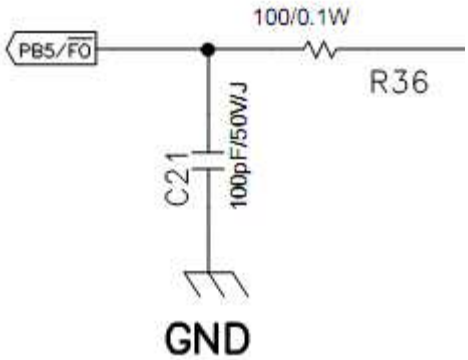
T5301
Vot AD入力回路



T5301A
Vot AD入力回路

13.4.4. T5301 と T5301A との差異 3　PB5 / FO 入力部回路

T5301 では、FO の入力にフィルターがありませんが、T5301A では、フィルターが入っています。



13.4.5. T5301 と T5301A との差異 4　水晶発振回路

T5301 では、XTAL, EXTAL による水晶発振回路に、水晶振動子を接続できませんが、T5301A では、追加されています。

14. 発注情報

14.1. 型番一覧

Part number	
Single 3phase PWM port series (STANDARD type) 20pin x 2 type	
T5101A	RL78/G14 64pin R5F104LEAFP
T5102	RL78/F14 80pin R5F10PMFKFB
T5103	RL78/G1F 64pin R5F11BLEAFB
T5104	RL78/G1G 32pin
T5105	RL78/G14 32pin
T5106	(RL78/G1F) 32pin
T5107	Reserved
T5201A	RX62T 100pin R5F562TAADFP
T5202	RX62T 64pin
T5203	Reserved
T5204	RX64M 144pin
T5205	RX23T 64pin
T5206	RX24T 100pin
T5210	RX71M 144pin
T5301A	RX111 64pin R5F51115ADFM
T5302	V850E2M/FJ4
T5401	Reserved
T5501	Reserved
Multi 3phase PWM port series 40pin x 2 type (T2006 マルチインバータ対応ボード)	
T6206	RX24T (A version) 100pin R5F524TAADFP (pin assign compatible to T5206)
T6207	RX24T (B version) 100pin R5F524TEADFP (not compatible to T5206)
T6208	RX62T 100pin
T6209	RX63T 144pin R5F571MFCDFB
T6xxx シリーズ T5xxx シリーズコネクタ変換カード	
T6X5X	T6xxx シリーズの CPU を DTL 標準インバータで使用するための変換ボード

色がグレーになっている部分は、現時点で一般販売しておりません。
色が緑の部分は、販売予定があります。

15.　改訂履歴

Version	Date	
0.52JP	2014-12-03	・RL78/G1F の内容を追記 ・会社住所を変更 ・改訂履歴を追記
0.54JP	2015-08-08	・E1 書き込みの際に、主回路電源を入れないようにする注意書きを追加
1.00JP	2015-12-25	・T5205 (RX23T　64pin)の情報を追加 ・T5104 (RL78G1G　32pin)の情報を追加 ・T5105(RL78G14　32pin) の情報を追加
1.01JP	2016-01-04	・T5102 Ver.1.0,　T5103 Ver.2.0 の差異を追記 ・T5102　SCI の選択用レジスタの誤記を修正
1.02JP	2016-07-21	・CN-A 6pin の定義を修正 ・T5206　RX24T の情報を追加
1.03JP	2017-03-31	・発注情報の CPU 型式を更新
1.04JP	2017-09-05	・発注情報の表を修正
1.05JP	2017-10-17	・T5210　RX71M を追加

Trial series Standard CPU card T5xxx Users Manual

発行年月日　2017 年 10 月 17 日　　Ver.1.05 JP

発行　　株式会社デスクトップラボ
〒192-0362 東京都八王子市松木３５－７－１０１